

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 10254507 A

(43) Date of publication of application: 25 . 09 . 98

(51) Int. Cl

G05B 15/02

H04L 12/42

H04Q 9/00

(21) Application number: 09054867

(71) Applicant: MATSUSHITA ELECTRIC IND CO LTD

(22) Date of filing: 10 . 03 . 97

(72) Inventor: GOKAN MANABU  
NAKAMURA MASATOSHI  
NAKAO SHINYA  
OKABASHI ZENICHI

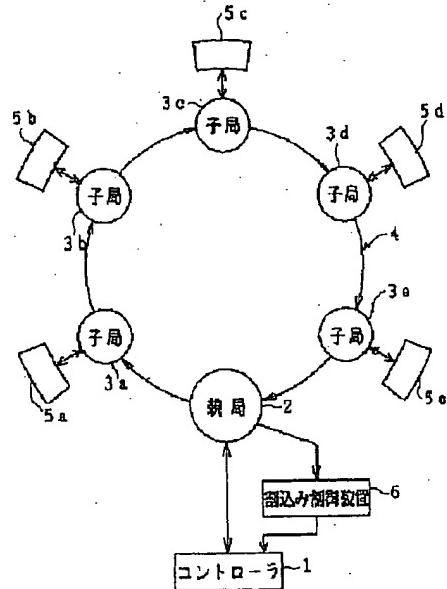
(54) OPTICAL COMMUNICATION CONTROLLER

(57) Abstract:

PROBLEM TO BE SOLVED: To provide an optical communication controller capable of performing an interruption processing not by software polling but by a quick hardware method.

SOLUTION: An interruption controller 6 is disposed between a master station 2 and a controller 1 and the interruption controller 6 is provided with an interruption data holding part for holding address data corresponding to slave stations 3a-3e requiring the interruption processing and interruption bit data in the respective slave stations 3a-3e and is also provided with an interruption signal output part for outputting interruption signals to the controller 1 when interruption request data which match with both of the address data and the interruption bit data held in the interruption data holding part are transmitted.

COPYRIGHT: (C)1998,JPO



(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-254507

(43) 公開日 平成10年(1998)9月25日

(51) Int.Cl.<sup>a</sup>  
G 05 B 15/02  
H 04 L 12/42  
H 04 Q 9/00

識別記号  
3 2 1

F I  
G 05 B 15/02  
H 04 Q 9/00  
H 04 L 11/00

W  
3 2 1 F  
3 3 0

審査請求 未請求 請求項の数1 OL (全 6 頁)

(21) 出願番号 特願平9-54867

(22) 出願日 平成9年(1997)3月10日

(71) 出願人 000005821  
松下電器産業株式会社  
大阪府門真市大字門真1006番地  
(72) 発明者 五閑 學  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内  
(72) 発明者 中村 雅俊  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内  
(72) 発明者 中尾 真也  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内  
(74) 代理人 弁理士 石原 勝

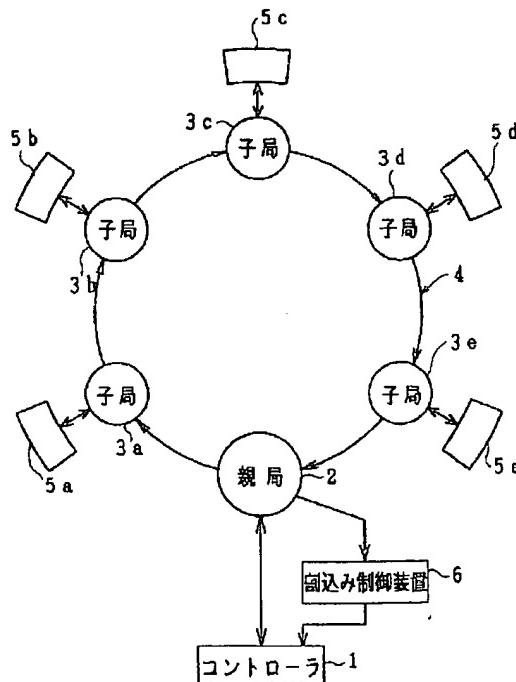
最終頁に続く

(54) 【発明の名称】 光通信制御装置

(57) 【要約】

【課題】 割込み処理をソフト的なポーリングによらず、迅速なハード的方法で行うことができる光通信制御装置を提供する。

【解決手段】 親局2とコントローラ1との間に割込み制御装置6を配設し、この割込み制御装置6は、割込み処理が必要な子局3a～3eに対応するアドレスデータと、これら子局3a～3eのそれぞれにおける割込みビットデータとを保持する割込みデータ保持部を有し、かつ前記割込みデータ保持部に保持されたアドレスデータ及び割込みビットデータのいずれにも一致する割込み要求データが送られてきたとき、前記コントローラ1に割込み信号を出力する割込み信号出力部を有する。



## 【特許請求の範囲】

【請求項1】 制御対象となる複数の被制御機器と、コンピュータ処理に基づいて前記複数の被制御機器を制御するコントローラと、各被制御機器に接続された複数の子局と、光伝送ラインによりループ接続された前記複数の子局に対するデータ通信を制御すると共にコントローラに接続された親局とを備えた光通信制御装置において、

親局とコントローラとの間に割込み制御装置を配設し、この割込み制御装置は、割込み処理が必要な子局に対応するアドレスデータと、これら子局のそれにおける割込みビットデータとを保持する割込みデータ保持部を有し、かつ前記割込みデータ保持部に保持されたアドレスデータ及び割込みビットデータのいずれにも一致する割込み要求データが送られてきたとき、前記コントローラに割込み信号を出力する割込み信号出力部を有することを特徴とする光通信制御装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、複数の被制御機器を光伝送ラインでコントローラに接続し、データ通信により個々の被制御機器をコンピュータ制御により制御する光通信制御装置に関するものである。

## 【0002】

【従来の技術】マイクロコンピュータ、パーソナルコンピュータ等からなるコントローラと複数の被制御機器との間をデータ伝送ラインにより接続することによって、複数の被制御機器を総合制御するデータ通信による制御システムが構築されている。このような制御システムを生産設備に適用する場合には、ノイズや発生源の多い環境を考慮して前記データ伝送ラインに光伝送ラインが採用され、生産現場における制御の信頼性を高めることができる。

【0003】図6は前記光通信を採用したデータ通信による制御装置の従来構成を示す制御関係ダイヤグラムである。光伝送ライン24は光ファイバーにより形成され、親局22と複数の子局23a、23b・・・、23eとの間をループ状に接続している。前記親局22はパーソナルコンピュータ等のコントローラ21に接続され、このコントローラ21との間でデータの授受を行い、又各子局23a、23b・・・、23eは、それぞれ電磁弁等のアクチュエータや各種のセンサ類、カウンタ等のデータ情報機器等の被制御機器25a、25b・・・、25eに接続され、各被制御機器との間でデータの授受を行なう。光伝送ライン24上におけるデータの伝送は、親局22から各子局23a、23b・・・、23eを順次巡り親局22に戻るサイクリック方式のシリアルデータ伝送によって行なわれる。そして、あるタイミングにおいて光伝送ライン24上における各局から次の局へのデータ伝送が行なわれ、次のタイミングにおいて

て、親局22とコントローラ21との間、および各子局23a、23b・・・、23eと各被制御機器25a、25b・・・、25eとの間のデータの授受が行われる。

【0004】このような制御システムにおいては、動作エラーや緊急時等に制御プログラムに対する割込み処理が必要で、一般的には割込み処理用インターフェースが用いられる。しかし、従来の割込みインターフェースにより割込み処理を行うには、特定の割込みビットを設定する必要があるが、多数の被制御機器25a、25b・・・、25eに共通の割込みビットを設定することは現実的には不可能である。

【0005】このため、共通の割込みビットを設定するというハード的手法を用いるのを断念して、制御ソフトウェアによるポーリングによって対処させているのが現状である。

## 【0006】

【発明が解決しようとする課題】しかしながら、制御ソフトウェアによるポーリングにより割込み処理を行った場合、ポーリング処理期間中はプログラムのメインシーケンス処理を一時停止させなければならず、制御プログラムの処理速度が低下するという問題点があった。又特定の被制御機器に対するソフトウェアポーリング期間中に、他の被制御機器からエラーやエマージェンシーが発生した場合には即時対応が不能であるという問題点もあった。

【0007】本発明は、従来技術の問題点を解決すべく創案されたもので、割込み処理を迅速かつ信頼性高く実行しうる光通信制御装置を提供することを目的とする。

## 【0008】

【課題を解決するための手段】本発明は上記目的を達成するため、制御対象となる複数の被制御機器と、コンピュータ処理に基づいて前記複数の被制御機器を制御するコントローラと、各被制御機器に接続された複数の子局と、光伝送ラインによりループ接続された前記複数の子局に対するデータ通信を制御すると共にコントローラに接続された親局とを備えた光通信制御装置において、親局とコントローラとの間に割込み制御装置を配設し、この割込み制御装置は、割込み処理が必要な子局に対応するアドレスデータと、これら子局のそれにおける割込みビットデータとを保持する割込みデータ保持部を有し、かつ前記割込みデータ保持部に保持されたアドレスデータ及び割込みビットデータのいずれにも一致する割込み要求データが送られてきたとき、前記コントローラに割込み信号を出力する割込み信号出力部を有することを特徴とする。

【0009】上記構成によれば、割込み制御装置は、ある被制御機器から割込み要求がなされたとき、割込みデータ保持部に予め保持されたその被制御機器に対応する子局のアドレスデータ、割込みビットデータに前記割込

み要求のデータが一致すると判断し、これに基きコントローラに割込み信号を出力する。従って、割込み要求するために多数の被制御機器に共通する割込みビットを設けることなく子局毎に割込み要求を必要とする被制御機器に該当する割込みビットを設定することができ、ハード的な割込み処理による迅速な処理を実現できる。

#### 【0010】

【発明の実施の形態】以下、添付図面を参照して本発明の一実施形態について説明し、本発明の理解に供する。尚、以下に示す実施形態は本発明を具体化した一例であって、本発明の技術的範囲を限定するものではない。

【0011】ここに、図1は本発明の一実施形態に係る光通信制御装置の構成を示し、図2は図1に示す構成を具体的な構成例に置き換えて示す構成図である。

【0012】図1において、被制御機器5a～5eは、生産設備等の互いに関連する複数の機器群であって、図2の具体例に示すように、コントローラ1から出力される制御データに基づいて動作する電磁弁等のアクチュエータ類や、取得データをコントローラ1に出力する各種センサやカウンタ、コントローラ1との通信により設備の動作管理を行う管理情報機器等が存在する。これら複数の被制御機器5a～5eは、設置場所や制御、データ収集、モニタ等の機能により区分され、複数または単独で各子局3a～3eに接続されている。これら複数の子局3a～3eとコントローラ1に接続された親局2とは、光ファイバによる光伝送ライン4によってループ状に接続され、サイクリック方式によりシリアルデータ通信が行われ、図6について説明したと同様の構成、作用を有している。

【0013】図1に記す前記子局3a～3eは、図2における具体例に示すように、多点出力モジュール、多点入力モジュール、多点入出力モジュールとして構成することができ、前記親局2は信号伝送を制御するバスコントローラとして構成することができる。コントローラ1として、パーソナルコンピュータが採用されている。

【0014】このコントローラ1から出力される制御データには伝送先の子局3a～3eを識別するアドレスが付されるので、親局2から光伝送ライン4に発信されたデータは目的の被制御機器5a～5eが属する子局3a～3eに伝送されたとき、目的の被制御機器5a～5eに取込まれる。同様に各子局3a～3eから発信されるデータにはそれぞれ発信した子局3a～3eのアドレスが付されるので、順次親局2からコントローラ1に取込まれた伝送データに対し、コントローラ1はその発信元の被制御機器5a～5eを識別することができる。

【0015】上記のごとき生産設備等の制御においては、エラーやエマージェンシーに対応して制御プログラムを一時中断させ、割込み処理ルーチンを実行させる割込み処理が不可欠で、従来技術においては制御ソフトウェアによるポーリングにより、割込み処理要否の判断を

各子局3a～3eから伝送データが送られてくる毎にソフト的に行っており、この問題点については前述した通りである。本実施形態の構成においては、この割込み処理要否の判断を制御ソフトウェアによるポーリングを行うことなくハード的に実行できるように、コントローラ1と親局2との間に割込み制御装置6が設けられている。

【0016】前記割込み制御装置6は、図3に示すように構成されている。また、図4はその原理を説明する図、図5は割込みビット設定を説明する模式図である。

【0017】図3に示す構成は、1つの子局に対応する部分で、同様の構成が他の子局の夫々に対応して設けられている。子局の増設を見込んだ場合には、子局の数以上のものを予め設けておいてもよい。

【0018】図3において、アドレス保持部7のレジスタには、子局のアドレスが書き込まれる。また、ビット保持部8のレジスタには、その子局に割込みビットがあればそのビット番号が書き込まれる。例えば、図2に示した具体例における子局3cは多点入力モジュールとして構成され、被制御機器5cは複数のセンサで構成されており、エラーやエマージェンシーを検出するセンサに対応するビットが図5(b)に示すように割込みビットとして設定される。図5(a)はその子局3cのアドレスデータが書き込まれた状態を示している。子局3cから送られてくるデータのうち割込みビットは通常は

「0」であるが、割込み要求するときは「1」になるようく設定されており、この割込みビットを含むデータが親局2に伝送されたとき、割込み制御装置6はアドレス保持部7に設定されたアドレスデータと、ビット保持部8に設定された割込みビットデータとを照合して、この両者が一致したとき、割込み信号をコントローラ1に出力する。

【0019】上記割込み信号出力の動作を図4を参照して説明する。アドレスコンパレータ部9において伝送データ中のアドレスA<sub>2</sub>とアドレス保持部7に保持されたアドレスA<sub>1</sub>とを比較し、ビットコンパレータ部10において伝送データ中の割込み要求がされた割込みビットB<sub>2</sub>がビット保持部8に保持されたビットデータB<sub>1</sub>と一致するかを比較して、双方がA<sub>1</sub>=A<sub>2</sub>、B<sub>1</sub>=B<sub>2</sub>で一致したとき、アドレスコンパレータ部9及びビットコンパレータ部10がそれぞれ出力する「1」の信号により、AND回路10aは信号出力部11に割込み要求を可能とする信号「1」を出力する。

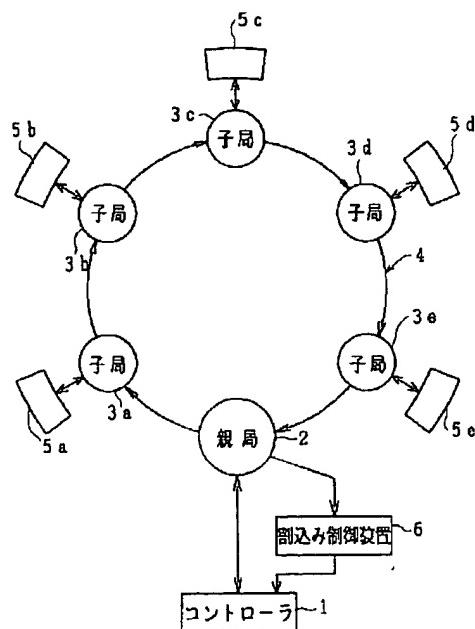
【0020】実際的には、図3に示すように、AND回路10aを含むビットコンパレータ部10にアドレスコンパレータ部9からの一致信号A<sub>1</sub>=A<sub>2</sub>が入力され、ビットコンパレータ部10においてB<sub>1</sub>=B<sub>2</sub>が成立すると、割込み要求を可能とする信号「1」が信号出力部11に出力され、伝送ラインからのデータ信号中の割込みビットが割込み要求の状態「1」であるとき、信号出

力部11はコントローラ1に割込み信号を出力する。割込み信号が入力されたコントローラ1は、処理中の制御プログラムを一時中断して割込み制御プログラムを実行する。なお、割込み信号と一緒にその割込み信号を発した子局に属するアドレスデータを含む全データが親局2からコントローラ1に送られる。

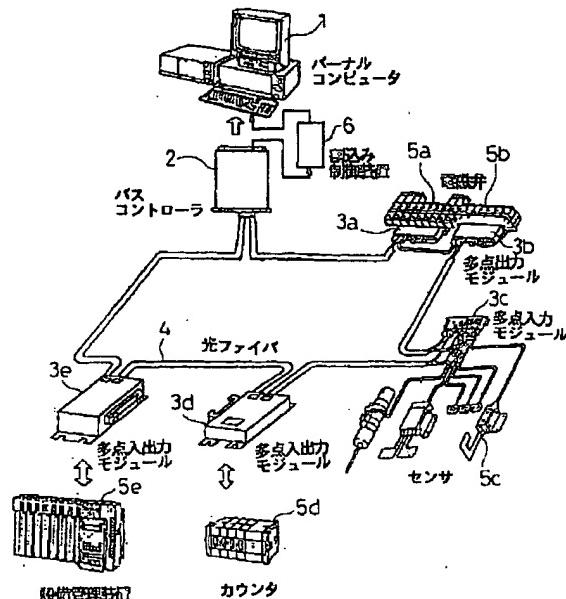
【0021】上記実施形態では、アドレス保持部7及びビット保持部8によって、割込み処理が必要な子局に対応するアドレスデータと、これら子局のそれぞれにおける割込みビットデータとを保持する割込みデータ保持部を構成しているが、これに限定されず、例えば1つのレジスタで割込みデータ保持部を構成することも可能である。又上記実施形態では、アドレスコンパレータ部9、ビットコンパレータ部10及び信号出力部11によって、前記割込みデータ保持部に保持されたアドレスデータ及び割込みビットデータのいずれにも一致する割込み要求データが送られてきたとき、コントローラ1に割込み信号を出力する割込み信号出力部を構成しているが、この割込み信号出力部の具体的構成は上記のものに限定されない。

【0022】又上記実施形態では、各子局に対応させて、図3に示すものを夫々設けているが、割込み要求をしない子局に対しては図3に示すものが必要でないので、これを省略した構成としてもよい。

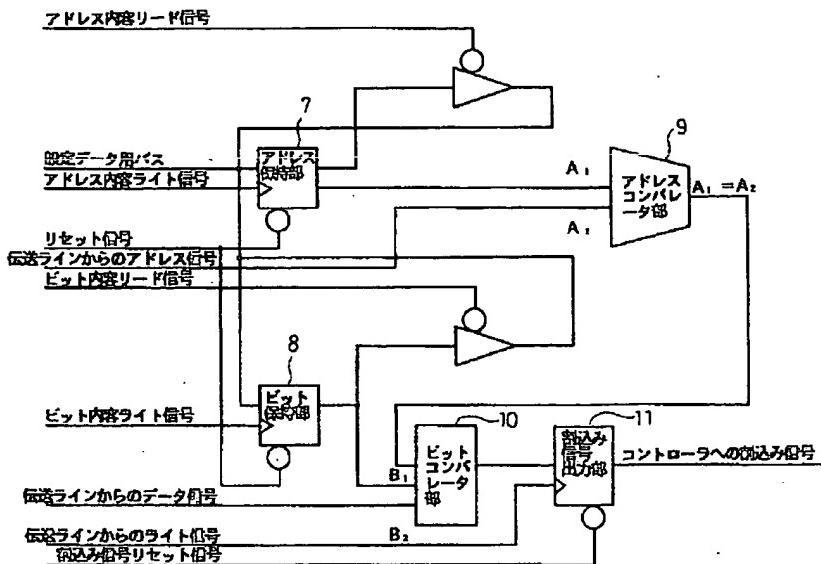
〔圖1〕



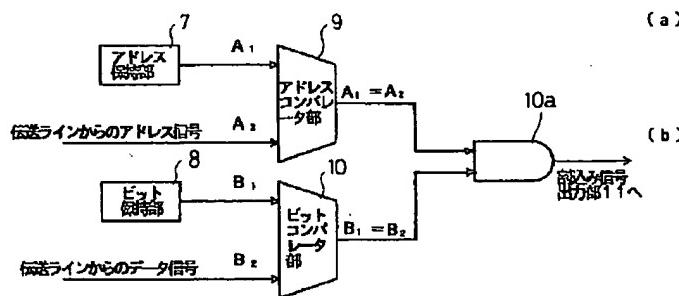
〔四二〕



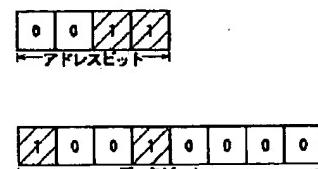
【図3】



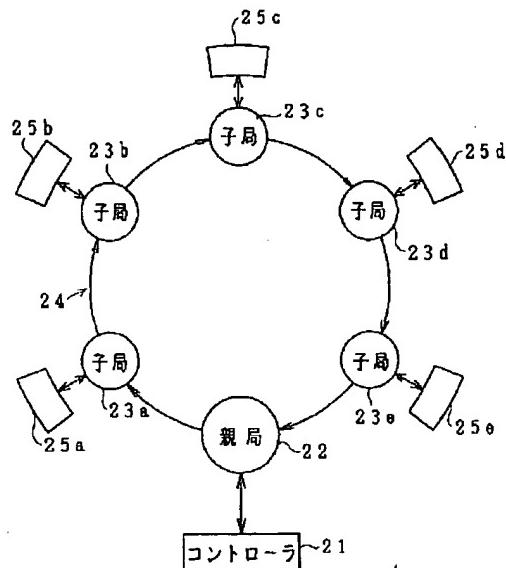
【図4】



【図5】



【図6】



フロントページの続き

(72)発明者 岡橋 善一  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内